

# Плата «Гамма»

## 1. Назначение

Плата «Гамма» предназначена для регистрации сигналов от сцинтилляционных детекторов. Она обеспечивает цифровую фильтрацию входных сигналов, измерение их амплитуды (или интеграла за заданное время) и определение времени прихода импульса относительно событий, приходящих с магистрали «Альфа» (на которую поступают данные с детектора альфа частиц, обработанные платой «Альфа») с дискретом 0.125 нсек. Плата может использоваться и в автономном режиме, без подключения к магистрали «Альфа» (и, соответственно, без временной привязки и данных о координатах). Для привязки получаемых данных к другим внешним событиям (например, для работы с импульсным нейтронным генератором) плата имеет два дополнительных логических входа, состояние которых может фиксироваться в выходных данных и использоваться при отборе событий.

Плата способна работать с высокими входными нагрузками – до нескольких мегагерц. Она имеет встроенную память (16 Мбайт –  $4 \times 10^6$  событий), которая может использоваться как буферная (при непосредственной передаче данных в компьютер – загрузки до  $\approx 1.5$  МГц) так и для непосредственного накопления многомерных (амплитуда, форма, время, логические сигналы) распределений.

Плата обеспечивает режекцию наложений входных сигналов с управляемыми параметрами и отбор сигналов по задаваемым критериям (амплитуда, форма (разделение сигналов от нейтронов и альфа частиц), время задержки (интервал) относительно поступления альфа частицы, ее координата, комбинация сигналов на логических входах). Параметры и режимы работы платы задаются компьютером. Базовые алгоритмы обработки данных защиты в перепрограммируемом ПЗУ и могут быть изменены в соответствии с необходимостью. Описанные выше алгоритмы соответствуют базовой прошивке, за исключением режекции по форме импульса, которая предусмотрена, но, пока, не реализована в PLD.

Плата содержит 32 разрядные счетчики, регистрирующие количество альфа, гамма и альфа-гамма (соответствующих критериям отбора) событий, время измерения и число пропущенных (не переданных в компьютер) событий. При необходимости, может использоваться и счетчик мертвого времени.

Кроме этого, плата имеет дополнительный медленный АЦП, который предназначен для измерения температуры сцинтилляционного блока, и выносной блок индикатора, который позволяет в реальном времени (без использования компьютера) контролировать режим работы платы, уровень входного сигнала, максимальное и минимальное значения входного сигнала, амплитуду и время поступления отдельных импульсов, среднюю частоту поступления альфа, гамма и альфа-гамма событий и частоту пропускаемых при регистрации событий.

Управление работой платы и передача данных в компьютер производится по магистрали «Гамма». В стандартном подключении плата устанавливается в крос с двумя магистралями – «Альфа» и «Гамма». При использовании в автономном режиме (без временной привязки) ее подключение к магистрали «Альфа» необязательно. Плата устанавливается в магистраль «Гамма», которая (через плату интерфейса и блок ввода/вывода cPCI-7300A) обеспечивает связь с управляющим компьютером. Одновременно может использоваться до 7 (14) плат «Гамма». Адрес платы задается переключателями. В следующей версии платы планируется заменить магистраль «Гамма» (и все сопутствующее) на непосредственное подключение к компьютеру через интерфейс USB 2.0 (high speed – 480 Mb).

## 2. Структура платы

Плата состоит из трех основных блоков – аналогового, временного и процессорного, вспомогательного блока индикации и дополнительного АЦП для контроля температуры сцинтилляционного блока.

Аналоговый блок служит для обработки входных импульсных сигналов и позволяет провести цифровую фильтрацию входного сигнала, первичный отбор событий (порог срабатывания и режекция наложений), определить момент поступления импульса, его амплитуду или интеграл напряжения за заданное время. Для обеспечения работы с высокими нагрузками вход сделан по постоянному току с компенсацией возможного входного смещения дополнительным ЦАП. Входной сигнал, после усиления и аналоговой фильтрации, поступает на 10-разрядный АЦП с частотой оцифровки – 100 МГц. Полученные от АЦП данные предварительно обрабатываются в базовой PLD и, затем, поступают на временной блок. Параметры цифровой фильтрации, режекции наложений и интегрирования задаются компьютером через магистраль «Гамма». Для обеспечения осциллографического контроля напряжения на входе АЦП предусмотрен дифференциальный аналоговый выход, на который, через буферный усилитель, поступает то же напряжение, что и на вход АЦП.

Временной блок служит для определения времени поступления входного импульса (середины переднего фронта) и отбора событий в соответствии с критериями отбора (данными, поступающими с магистрали «Альфа» (время и координата), внешними логическими сигналами, амплитудой (интегралом) и формой импульса). Так, например, можно пропустить на выход только те «Гамма» события, которые сопровождаются наличием «Альфа» события в заданном временном интервале относительно входного сигнала. Верхняя и нижняя границы интервала задаются в диапазоне +/- 150 нсек с шагом 1/8 нсек. Возможен также отбор по амплитуде (интегралу) и форме импульса (разделение сигналов от альфа частиц и нейтронов), внешним логическим сигналам и по координате «Альфа» события. В блоке предусмотрена дополнительная компенсация различия задержек в трактах обработки Альфа и Гамма сигналов в диапазоне +/- 80 нсек с шагом 10 нсек. Вторичный отбор событий может быть отключен (в этом случае плата работает как обычный гамма-спектрометр). Параметры отбора событий задаются компьютером.

Формат выходных данных после вторичного отбора событий может варьироваться от передачи на выход только амплитуды (или интеграла), времени, альфа-координаты события и логических сигналов, до передачи всей выборки заданной длины (до 64 отсчетов АЦП и соответствующих данных с магистрали «Альфа» и логических сигналов). Последний режим предназначен, в основном, для отработки алгоритмов обработки данных. В основном режиме работы вся обработка производится базовой PLD и на процессор поступают уже обработанные данные (т.е. амплитуда (интеграл), относительное время и координата соответствующего альфа-события и логические сигналы). Формат выходных данных задается компьютером.

После временного блока, данные поступают в процессорный блок. Процессорный блок может осуществлять дополнительную обработку отобранных событий, запоминать их в памяти и передавать их в управляющей компьютер через магистраль «Гамма» в реальном времени параллельно накоплению данных. Процессорный блок также способен накапливать многомерные (координата, время, амплитуда, комбинация логических сигналов) распределения самостоятельно и передавать в компьютер только результат, что существенно увеличивает общее быстродействие системы.

Блок индикации служит для оперативного визуального контроля работы платы. Он имеет выносную панель индикации на которой размещены несколько светодиодных индикаторов, два 4-значных цифровых дисплея и две кнопки, задающие режим работы индикатора. Индикаторы показывают режим работы блока, состояние входного сигнала (переполнение +/- и т.п.) и наличие пропущенных (не обработанных процессором) событий. На цифровые дисплеи могут попарно выводиться следующие данные: минимальное и максимальное значения сигнала, его амплитуда и время относительно альфа-события, частоты альфа и гамма событий, частота

отобранных событий и частота пропущенных (не обработанных процессором) событий. Выбор конкретных индицируемых данных осуществляется кнопками выбора режима работы индикатора. Длительность свечения светодиодов и частота обновления информации на цифровых дисплеях задается компьютером.

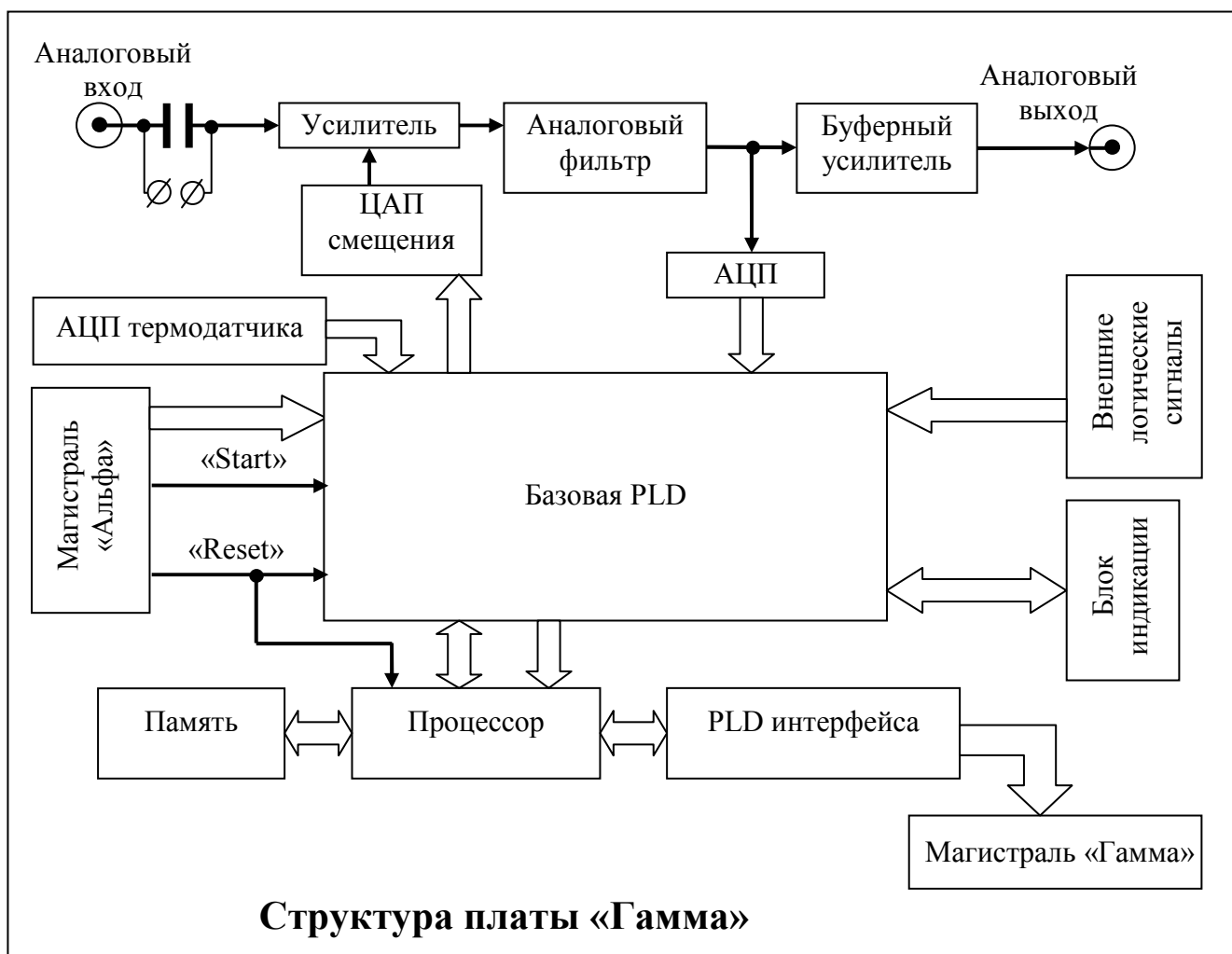
Для отладки алгоритмов обработки данных плата имеет встроенный генератор цифровых данных, позволяющий имитировать входные сигналы с произвольной формой и задаваемой частотой следования. В режиме отладки, вместо данных АЦП на вход PLD могут быть поданы сигналы от встроенного генератора. Форма и длительность сигнала задаются при программировании PLD. Могут быть заданы различные формы и амплитуды импульсов, и выдача их с квазислучайными интервалами.

Физически, аналоговый и временной блоки, тестовый генератор и часть блока индикатора реализованы в базовой PLD.

В плате также имеется дополнительный 14-ти разрядный АЦП предназначенный для измерения температуры сцинтилляционного блока.

Управление регистрацией событий производится внешним сигналом «Start» (генерируется интерфейсным блоком по команде компьютера). Плата регистрирует события только если этот сигнал присутствует. Встроенные 32-разрядные счетчики регистрируют время измерения (длительность сигнала «Start»), количество первичных альфа- и гамма-событий, число отобранных альфа-гамма-событий и число пропущенных событий (не зарегистрированных процессором). Счетчики могут считываться компьютером как во время, так и после измерения.

В настоящее время для связи с компьютером используются магистраль «Гамма», интерфейсный блок и плата ввода/вывода «сPCI-7300А». В следующей модификации планируется использовать интегрированный в плату интерфейс USB 2.0 (high speed – 480 Mb).



## 2. Описание и основные технические характеристики

### 2.1. Входные и выходные аналоговые сигналы

Входные сигналы – дифференциальные, максимальная амплитуда может устанавливаться в диапазоне от 1 до 3 В подстроечным резистором. На входах установлены разделительные емкости, которые могут быть закорочены переключателями для обеспечения возможности работы по постоянному току (нормальный режим работы). Постоянная времени аналогового интегрирования определяется впаянными в плату емкостями (могут быть выбраны) и равна 15 нсек. Положение нулевой линии (входное смещение) может программно регулироваться в диапазоне +500/-1000 мВ с помощью встроенного ЦАП. Для осциллографического контроля сигналов напряжение, подаваемое на вход АЦП выводится также на контрольный дифференциальный выход через отдельный усилитель с коэффициентом усиления 3.

### 2.2. АЦП

Частота оцифровки – 100 МГц, разрядность – 10 бит, полоса частот входных цепей - 200 МГц.

### 2.3. Цифровая фильтрация и режекция наложений

Отсчеты АЦП поступают на цифровой фильтр, который обеспечивает несколько режимов усреднения сигналов по заданному числу точек. При необходимости работы с импульсами обратной полярности отсчеты могут инвертироваться (хотя это проще сделать перестановкой сигналов на дифференциальных входах, поэтому, пока, программного переключения полярности нет). После этого сигналы поступают на блок выделения гамма-событий, который одновременно выполняет функцию режектора наложений.

Логика работы блока выделения гамма-событий следующая:

1. Ожидание того, что заданное число ( $N_{\text{нул}}$ ) последовательных отсчетов АЦП ( $A$ ) будет в пределах «Нулевой зоны» ( $\text{LowNulLevel} < A < \text{HiNulLev}$ ) (нулевая последовательность). Длина, нижняя и верхняя границы «Нулевой зоны» задаются программно.
2. После того, как нулевая последовательность обнаружена, начинается ожидание начала события, т.е. момента, когда очередной отсчет превысит программно задаваемый порог срабатывания ( $A \geq \text{StartLevel}$ ).
3. После этого формируется выборка из  $N_{\text{омсч}}$  отсчетов, начиная с отсчета, опережающего начало события на  $N_{\text{нпред}}$ . После завершения формирования выборки выдерживается программно задаваемая пауза  $N_{\text{wait}}$ .  $N_{\text{омсч}}$ ,  $N_{\text{нпред}}$  и  $N_{\text{wait}}$  задаются программно.

Все последующие действия производятся с этой выборкой в реальном времени (без мертвого времени) за счет того, что все стадии обработки данных данной выборки производятся последовательно, одна за другой. Как только обработка выборки в текущем блоке обработки завершена (а время обработки (т.е. число тактов) не превышает длины выборки), вся выборка с сопутствующей информацией поступает в следующий блок, а текущий может начать обработку следующей выборки.

При использовании интегрирования по заданному числу точек следует следить за тем, чтобы момент начала интегрирования и число интегрируемых точек соответствовали длине выборки с учетом предыстории.

### 2.4. Определение момента возникновения гамма-события

Для этого, начиная с начала выборки и до начала события (первый отсчет АЦП, превышающий  $\text{StartLevel}$ ), определяется минимальное значение отсчетов АЦП. Затем, начиная с начала события до 16-ой точки, определяется максимальное значение отсчетов АЦП. Половинный уровень определяется как полусумма значений минимума и максимума. При этом производится дополнительный контроль ошибок (попадание на «хвост» предыдущего

импульса) и ошибочные выборки отбрасываются целиком. Далее, определяется временная точка, предшествующая или соответствующая пересечению половинного уровня снизу вверх. Точное время пересечения половинного уровня определяется линейной аппроксимацией по этой и последующей точкам. Аппроксимация проводится по таблице 10x10x8 бит. Точность определения времени зависит от амплитуды импульса и длительности его фронта и, в худшем случае, (импульсы с амплитудой 80 дискрет с длительностью фронта порядка 30 нсек ) составляет порядка **0.5 нсек**. На середине шкалы АЦП погрешность не превышает **1/8 нсек**. Измеренные значения оказываются несколько хуже за счет различных факторов (влияние шума, распределения выборок по фронту и т.п.) – **1 и 2/8 нсек** соответственно. Точность определения времени прихода импульса со сцинтилляционного детектора составляет порядка **0.5-1 нсек** (BGO с энергией порядка 1-2 МэВ в середине шкалы) и ухудшается за счет статистического шума до примерно **1.5-2 нсек** в начале шкалы (полуширина распределения).

Временная задержка определяется в единицах 1/8 наносекунды относительно предыдущего тактового импульса (номера слова в последовательности). Время задержки отсчитывается от начала последовательности и равно номеру такта умноженному на 80 + рассчитанное время задержки в пределах такта.

## **2.5. Определение разности времен между «Альфа» и «Гамма» событиями**

Информация, поступающая с магистрали «Альфа» (признак события, время относительно текущего такта, координата события), задерживаются в сдвиговых регистрах так, чтобы скомпенсировать времена обработки как в плате «Гамма», так и в плате «Альфа». Поскольку эти времена постоянны, то они просто учтены при проектировании PLD. Для компенсации возможных задержек в кабелях, аналоговых трактах и т.п. введена также программно регулируемая задержка +/-80 нсек с шагом 10 нсек. За счет этого, образуется две синхронных выборки – гамма и альфа событий.

Обработка начинается с того, что для каждого альфа-события в пределах выборки вычисляется его время относительно начала последовательности с учетом временной задержки альфа-события в пределах такта 10 нсек. Время вычисляется так же как и для гамма-событий – номер такта умноженный на 80 плюс скорректированное время альфа-события. Коррекция необходима потому, что задержка альфа-события отсчитывается от следующего такта, а не от предыдущего, как для гамма-события (это можно переделать так, что коррекция не понадобится). Величина корректирующей константы определяется с использованием тестового генератора платы «Альфа» и задается программно.

## **2.6. Первичный отбор событий**

После того, как времена всех альфа событий определены, вся последовательность проверяется на наличие альфа-события в программно задаваемом интервале относительно времени гамма-события (от -150 до +150 нсек с точностью 1/8 нсек). Может быть также проверено наличие одного и только одного альфа-события. Отбор по этому параметру может быть отключен, при этом, условие отбора считается всегда выполненным.

Если критерий по времени поступления альфа частицы удовлетворен, то для данной последовательности фиксируется разность между временем первого, соответствующего критерию отбора, альфа-события и временем гамма-события, координата, логические сигналы, и выборка поступает на дальнейшую обработку (интегрирование и вторичный отбор событий).

## **2.7. Интегрирование**

Отобранная последовательность (данные альфа и гамма параллельно, т.е. *Notсh* 32-разрядных слов) может быть передана непосредственно в процессор (отладочный режим) или просуммирована в PLD (нормальный режим, при этом в процессор передается только одно 32-разрядное слово на каждое гамма-событие).

Выбор одного из этих режимов и число передаваемых в тестовом режиме слов задаются программно. В нормальном режиме суммируется заданное число (*Nint*) слов начиная с указанного такта относительно начала события (этот параметр сейчас задан жестко -3, но может задаваться с компьютера). В этом режиме, на каждое гамма-событие, в компьютер передается одно 32-разрядное слово в котором содержится информация о разности времен альфа- и гамма-событий, интеграле гамма-события, координате альфа-события, логические сигналы и бит контроля переполнения АЦП.

При работе в отладочном режиме в каждом из передаваемых 32-разрядных слов содержится вся информация с магистрали «Альфа» и отсчеты АЦП. Кроме того, в этом режиме в первом слове последовательности установлен старший бит, который в этом режиме является признаком начала последовательности. Кодировка данных в каждом из режимов своя.

## **2.8. Вторичный отбор событий**

Вторичный отбор событий может проводиться по следующим критериям:

1. Отсутствие переполнения АЦП в процессе интегрирования;
2. Заданный диапазон амплитуды (интеграла) импульса (пока не реализовано);
3. Заданная комбинация логических сигналов в момент поступления (середина фронта) гамма события (пока не реализовано);
4. Координата (или диапазон координат) альфа частицы (пока не реализовано);
5. Форма импульса (отношение двух интегралов в заданных местах импульса – пока не реализовано).

В последнем случае общая сумма делится на две части – до заданного такта выборки (*Nmid*) и после него. После этого определяется отношение этих сумм и производится отбор. Режим отбора, *Nmid* и порог отношения сумм задаются программно. Последний режим предусмотрен, но пока не реализован в PLD.

Если критерии отбора не удовлетворены – данные сбрасываются (без выработки сигнала «Fail»). Если режим отбора выключен, то выборка обрабатывается безусловно. При этом счетчики альфа-, гамма- и альфа-гамма (соответствующих критерию отбора) событий увеличиваются соответственно.

## **2.9. Передача данных в процессор**

На каждое отобранное гамма-событие в процессор передается заданное число 32-разрядных слов (от одного до 64 в зависимости от выбранного режима работы). Поскольку процессор может не успеть «переварить» эту информацию, то передача данных идет через FIFO и проверяется его переполнение. Если FIFO не готово принять очередную последовательность целиком, то она целиком сбрасывается. При этом генерируется сигнал «Fail» который индицируется на индикаторе и подсчитывается соответствующим счетчиком. Таким образом, «неготовность» процессора не приводит к искажению данных выборок и вызывает только их потерю, или, что эквивалентно, снижает скорость накопления данных. Предельная скорость передачи данных в процессор составляет порядка **6 Мслов** (ограничена быстродействием последовательного канала связи с процессором), поэтому предельная средняя скорость регистрации событий в нормальном режиме составляет порядка  $3 \times 10^6$  событий в секунду (без учета режекции наложений, которая, при сигналах с ВГО, ограничивает скорость до 150 – 500 кГц) при записи данных в ОЗУ процессора. В PLD предусмотрена возможность распараллеливания вывода данных в 2-3 процессора, поэтому ее возможная скорость регистрации может быть увеличена в 2-3 раза.

## **2.10. Накопление распределений в памяти процессора**

Если диапазоны изменения параметров сигналов определены, то многомерные (амплитуда (интеграл), время, координата, форма, логические входы) распределения могут накапливаться непосредственно в памяти процессора. При этом в компьютер передаются только результаты

измерения, а не промежуточные данные. Это делается по завершении измерения. Данный режим пока не реализован в программе процессора (не было необходимости).

## 2.11. Передача данных в компьютер

Процессор обеспечивает запись получаемых данных в ОЗУ (4 Мслова – 16 Мбайт) и передачу их в компьютер через магистраль «Гамма», интерфейсный блок и модуль параллельного ввода/вывода сРС17300. Запись в ОЗУ и передача данных в компьютер могут осуществляться параллельно. Скорость передачи – порядка 3 Мслов/сек (1.5 Мсобытия). Это обеспечивает соответствующую предельную среднюю (FIFO разравнивает) скорость регистрации гамма-событий в нормальном режиме при долговременном накоплении данных.

## 2.12. Блок индикатора

Блок индикатора предназначен для оперативного контроля работы платы «Гамма» и потоков альфа и гамма событий и представляет собой выносную (на кабеле длиной до 1 м) панель, которую можно установить в любом удобном месте. Внешний вид панели приведен на рисунке.

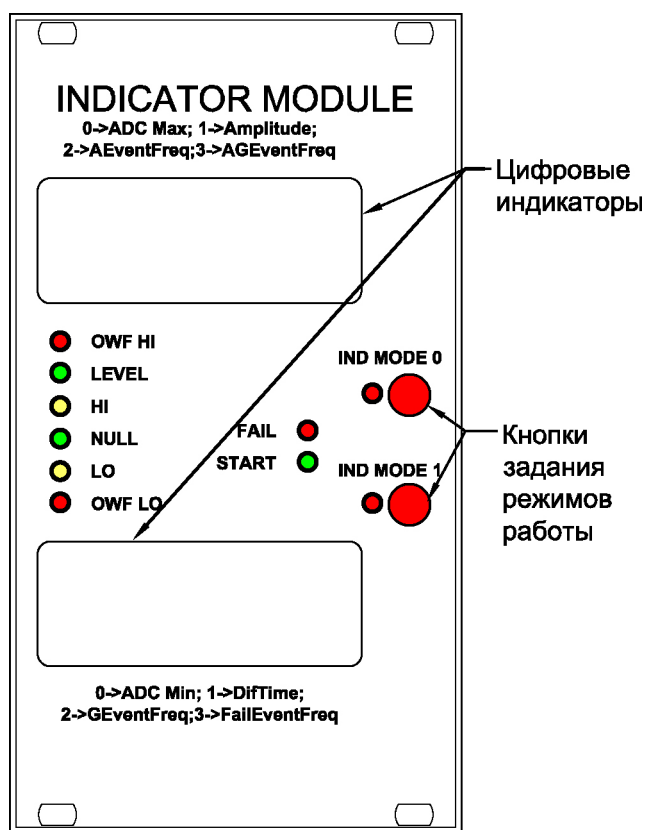
Светодиодные индикаторы «OWF\_HI» и «OWF\_LO» индицируют наличие переполнений АЦП, «Lewel» - превышение порога срабатывания, «LO» и «HI» - выход за пределы «Нулевой зоны», и «NULL» - нахождение сигнала в пределах нулевой зоны, «Fail» - фиксирует сброс данных из-за неготовности процессора. Перечисленные индикаторы работают в импульсном режиме и зажигаются на заданное компьютером время в ответ соответствующее событие. Индикатор «Start» индицирует включение накопления данных.

Кнопки «IndMode0» и «IndMode1» задают один из 4-х возможных режимов работы верхнего и нижнего цифровых индикаторов (биты кода режима 0 и 1). Индикаторы рядом с кнопками показывают состояние кнопок (Вкл./Откл.), т.е. код режима в бинарном виде.

Индицируемые на цифровых индикаторах в каждом из режимов данные указаны в подписях над верхним и под нижним индикаторами.

В режиме 0 на верхнем индикаторе выводится максимальный, а на нижнем – минимальный отсчеты АЦП за время обновления индикатора, которое задается компьютером. В режиме 1 на верхнем и нижнем индикаторе соответственно индицируются параметры одного (первого за период обновления) события – амплитуда импульса (максимум минус минимум за первые 16 тактов последовательности) и разность времен альфа и гамма событий (в единицах 1/8 нсек). В режиме 2 соответственно индицируются частоты альфа- и гамма-событий в килогерцах. В режиме 3 индицируются частота отобранных альфа-гамма-событий и частота сбросов данных из-за неготовности процессора в килогерцах.

Данные на индикаторах обновляются независимо от запуска или остановки измерения. Режим 0 обычно используется при установке нулевого смещения АЦП и контроле его переполнения. Режим 1 предназначен, в основном, для тестового режима и компенсации задержек обработки альфа и гамма трактов. Режимы 2 и 3 используются для контроля процесса накопления данных.



### **2.13. Скорость накопления данных**

Базовое PLD обеспечивает полную обработку альфа- и гамма-событий с неограниченной скоростью. Предельная загрузка определяется, в основном, режектором наложений и, при его загрузке, достигает примерно 500 кГц (реальные сигналы с BGO). (См. амплитудные распределения сигналов тестовых спектров). Конечное быстродействие определяется выбранным форматом данных, скоростью обработки данных процессором и скоростью передачи данных в компьютер. Кроме того, оно зависит от выбранного режима накопления данных (накопление в ОЗУ процессора или параллельная передача данных в компьютер) и числом используемых параллельно плат «Гамма». В нормальном режиме работы с одной платой «Гамма» в режиме параллельной передачи данных без накопления спектров в процессоре скорость передачи порядка 1,5 миллионов отобранных событий в секунду.

## **3. Управление работой платы и взаимодействие с компьютером**

Управление работой платы и передача данных в компьютер производятся через магистраль «Гамма» и сигналами «*Start*» (разрешение измерения) и «*Reset*» (полный сброс процессора платы и базовой PLD), вырабатываемыми интерфейсной платой. Все команды можно разделить на две основные группы – записи/чтения регистров базовой PLD и процессора и команды запроса и получения данных.

### **3.1. Команды записи/чтения регистров PLD и процессора**

#### **3.1.1. Запись/чтение регистров PLD**

В PLD сейчас используется 17 16-ти разрядных регистров. Все регистры имеют свои значения по записи (задание параметров работы PLD) и по чтению (чтение состояния, счетчиков и т.д.).

Регистр 0 является битовым и, по записи, служит для подачи импульсных команд – сброса FIFO, защелкивания счетчиков «на ходу» и т.п. По чтению, биты регистра 0 отображают состояние блоков платы (наличие «защелкнутого» события и т.п.). В остальных регистрах содержится числовая информация.

#### **3.1.2. Запись/чтение регистров процессора**

Пока не используются.

### **3.2. Команды запроса и получения данных**

## **4. Результаты тестирования платы**